

(19) 日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11) 特許番号

特許第3063044号

(P3063044)

(45) 発行日 平成12年 7 月12日 (2000. 7. 12)

(24) 登録日 平成12年 5 月12日 (2000. 5. 12)

(51) Int.Cl.<sup>7</sup> 識別記号

G 0 1 D 5/249  
5/245

1 0 2

F I

G 0 1 D 5/249  
5/245

C

1 0 2 B

請求項の数 1 (全 12 頁)

(21) 出願番号 特願平4-58746

(22) 出願日 平成 4 年 2 月13日 (1992. 2. 13)

(65) 公開番号 特開平5-231880

(43) 公開日 平成 5 年 9 月 7 日 (1993. 9. 7)

審査請求日 平成 8 年 1 月22日 (1996. 1. 22)

(73) 特許権者 000228730

日本サーボ株式会社

東京都千代田区神田美土代町 7

(72) 発明者 市川 操

群馬県桐生市相生町 3-93 日本サーボ  
株式会社桐生工場内

(72) 発明者 大西 和夫

群馬県桐生市相生町 3-93 日本サーボ  
株式会社桐生工場内

(72) 発明者 関口 時雄

群馬県桐生市相生町 3-93 日本サーボ  
株式会社桐生工場内

(74) 代理人 100062982

弁理士 澤木 誠一

審査官 井上 昌宏

最終頁に続く

(54) 【発明の名称】 アブソリュートエンコーダ

1

(57) 【特許請求の範囲】

【請求項 1】 循環乱数系列符号によるアブソリュートパターンを有するトラックを設けた磁気ドラムと、この磁気ドラムに対して前記トラックの長手方向にパターンの読み取り用検出器を備えたアブソリュートエンコーダに於いて、上記アブソリュートパターンを有するトラックに同期して 2 相の正弦波を出力する付加トラックを上記磁気ドラムに設け、上記パターンの読み取り用検出器によってアブソリュートパターンを有する上記複数のトラックより第 1 の信号と、該第 1 の信号と磁気記録の極分のピッチの  $1/2$  だけ位相のずれた第 2 の信号とを得ると共に、上記付加トラックより得られた正弦波情報を演算して得られた絶対位置の値に応じ前記第 1 の信号と第 2 の信号とのいずれかを選択して、上記正弦波情報を演算して得られた絶対位置の値と加算して出力するよ

2

うにしたことを特徴とするアブソリュートエンコーダ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明はエンコーダ、特にエンコーダ出力がコード化されており、直接回転体の絶対位置を検出できる、いわゆるアブソリュートエンコーダに関するものである。

【0002】

【従来の技術】 特開昭 54-118259 号公報や、特開昭 62-83619 号公報には 2 列以上の磁化パターンが着磁された磁気ドラムと磁気抵抗効果素子（以下 MR 素子という）を利用した検出器とを組み合わせた磁気式のアブソリュートエンコーダが示されている。一般にこの種のアブソリュートエンコーダにおいて 2 の n 乗の分解能を得るには n 本のトラックが必要であり、この

ようなものでは図21に示すように1ビットのアブソリュート情報を記録した各トラック30を磁気ドラムの外周に軸方向に複数個(図示の例では6個)配列し、この磁気ドラムに前記トラックの数に対応するビット数のMR素子( $R_{01}$ ,  $R_{02}$ , ...)を配列した磁気センサ20を対向配置し、該複数のMR素子から得られた信号を組み合わせるアブソリュート値を出力する構成としている。

【0003】また、特開平2-24513号公報にはアブソリュートパターンを有するトラックを設けた符号板からアブソリュート信号を得ることが示されている。この例では2のn乗の分解能を得るためには2のn乗個の情報を1トラックに書き込む必要がある。

【0004】

【発明が解決しようとする課題】然しながら、例えば特開昭62-83619号公報に開示された従来技術のアブソリュートエンコーダに於いて分解能を上げる為には、図21に示すように磁気ドラムの軸方向に複数個のトラックを配列する必要があるため形状が大きくなるという欠点があり、又循環乱数系列符号等を用いたアブソリュートエンコーダでは細密な情報を1トラックに書き込む必要があり、寸法精度が厳しく高価なものとなるという欠点があった。

【0005】更に、上述した従来の絶対位置検出方法では分解能を上げる為には、磁気ドラムの円周方向に複数個のアブソリュートパターンを記録し、これに対応するMR素子を配置すれば良いが、この場合、記録ビットを小さくして分解能を上げる方が形状を考えた場合有利である。然しながらMR素子の配置を考慮すると記録ビットに限界を生じビット数を増やすと形状が大きくなるという欠点がある。又、MR素子の信号検出方法は図22に示す矢印のように、磁気ドラムの磁性体に記録されたN、Sの漏洩磁界を感知して信号を得る構造になっており、この為ビット数が多くなった場合には図23のような磁気センサと磁気ドラムの関係位置となりセンサの中央と端では、dと $\alpha$ のように距離に差を生じ、実験では $\alpha > d + 0.1d$ の時MR素子は漏洩磁界を十分感知できず素子感度に差を生じセンサ特性が得られないという欠点があった。

【0006】本発明の目的は上述した問題点を解決した、小型の高分解能のアブソリュートエンコーダを比較的安価に実現することにある。

【0007】

【課題を解決するための手段】本発明のアブソリュートエンコーダは、循環乱数系列符号によるアブソリュートパターンを有するトラックを設けた磁気ドラムと、この磁気ドラムに対して前記トラックの長手方向にパターンの読み取り用検出器を備えたアブソリュートエンコーダに於いて、上記アブソリュートパターンを有するトラックに同期して2相の正弦波を出力する付加トラックを上

記磁気ドラムに設け、上記パターンの読み取り用検出器によってアブソリュートパターンを有する上記複数のトラックより第1の信号と、該第1の信号と磁気記録の極分のピッチの1/2だけ位相のずれた第2の信号とを得ると共に、上記付加トラックより得られた正弦波情報を演算して得られた絶対位置の値に応じ前記第1の信号と第2の信号とのいづれかを選択して、上記正弦波情報を演算して得られた絶対位置の値と加算して出力するようにしたことを特徴とする。

【0008】

【0009】

【0010】

【実施例】以下図面によって本発明の実施例を説明する。

【0011】図1は本発明のアブソリュートエンコーダを示す斜視図であり、1は磁気ドラム、2はMR素子を備えた磁気センサ、3は磁気ドラム1の外周に形成した磁気トラックである。

【0012】本発明においては図1に示すように上記磁気トラック3を互に磁気ドラム1の軸方向にずれた3個の磁気トラック3-1、3-2、3-3により形成し、上側の2個のトラック3-1と3-2を絶対位置の出力用トラックとしてこれに循環乱数系列によるアブソリュートパターンを記録し、下側のトラック3-3にはこれから正弦波信号を得るように磁極N、Sを規則正しく交互に記録する。

【0013】図2は磁気ドラム1の外周面の展開図で、絶対位置の出力用トラック3-1には記録信号のない部分を設け、この部分に対応する絶対位置の出力用トラック3-2の部分には信号を記録する。また、反対にトラック3-1の記録信号の記録された部分に対応する出力用トラック3-2の部分には信号を記録しない。

【0014】図3は本発明における磁気ドラム1の磁気トラックと磁気センサ2の中のMR素子との関係を示す展開図である。図3から明らかなように本発明の磁気センサ2においては絶対位置の出力用トラック3-1、3-2にそれぞれ対向するように配置した出力用のMR素子 $R_{11}$ 、 $R_{12}$ 、 $R_{21}$ 、 $R_{22}$ を3端子結合し、3端子結合されたMR素子 $R_{11}$ 、 $R_{12}$ 及び $R_{21}$ 、 $R_{22}$ の夫々の組は磁気トラックの最小記録ピッチを $\lambda$ としたとき半分のピッチである $\lambda/2$ だけ互に離して配置せしめる。

【0015】図3に示す配置で磁気ドラム1を磁気記録の配列方向に移動させると各3端子結合されたMR素子の出力は図4の $e_1$ 、 $e_2$ のように変化する。この出力 $e_1$ 、 $e_2$ を図5に示す第1の処理回路に入力すると図4の $e_{01}$ 出力が得られる。なお、図5において $R_i$ 、 $R_f$ は固定抵抗、 $4a$ はオペアンプである。図3の展開図では $R_{11}$ 、 $R_{12}$ 、 $R_{21}$ 及び $R_{22}$ の4個のMR素子で形成した1組の“Hブリッジ”で1ビットの検出器を構成しているがこのような“Hブリッジ”を磁気トラックの最

5

小記録ピッチλの間隔で移動方向にn個配列すればnビットの絶対位置の出力が得られる。

【0016】また2個の絶対位置の出力用トラック3-1, 3-2に隣接する2相の正弦波出力用トラック3-3の最小記録ピッチは絶対位置の出力用トラック3-1, 3-2と同じにλとし、同一ピッチで一周に旦り記録し、正弦波出力用トラック3-3に対向して設けられたMR素子 $R_{11}$ ,  $R_{12}$ は $(n+1/2)\lambda$  (但し $n=0, 1, 2, \dots$ ) (図3では $n=1$ )のピッチで配置して3端子結合せしめ、MR素子 $R_{11}$ ,  $R_{12}$ は $n\lambda/3$  ( $n=1, 2, \dots$ ) (図3では $n=2$ )の間隔で配置し、MR素子 $R_{11}$ ,  $R_{12}$ は $\lambda/2$ の間隔で配置し3端子結合せしめる。この夫々の3端子結合から得られた出力 $e_1, e_2$ を図6の第2の処理回路に入力すれば図4の $e02$ のように $\pi/4$ 位相のずれた2相の正弦波即ち $\sin \theta, \cos \theta$ が得られる。なお、図6において4bはオペアンプである。

【0017】第1, 第2の3端子結合は上記の如く $n\lambda/3$ の間隔で配置され“Hブリッジ”を構成しているの  
20 図6に示すオペアンプ4bで演算された後の出力は第3高調波の除去された歪の少ない正弦波となる。

【0018】図7は被検出パターン5と検出部6との関係を示す原理図である。図7では回転体の8個所の絶対位置を検出する場合について述べる。被検出パターン5から検出部6で3ビットの信号を検出すれば8個所の位置がコード0~7として検出できる。ここで、被検出パターン5は、図1の3-1, 3-2を意味し、検出部6は図1の2を意味している。また、検出部6は、図12の如く配置されており、その説明は、 $n=6$ の場合で示している。そして、それぞれの出力 $e1 \sim e6$ は図5、  
30 図6、 $\dots$ の回路に入力され、出力 $e01 \sim e03$ を得ている。例えば、図12の関係が図2と図2Aの位置にある時、図5、図6、 $\dots$ の出力 $e01, e02, e03$ は、それぞれ出力が“1”で図8の“7(111)”の状態を示している。次に図2Aの検出部6が図2に対して $\lambda(2\pi)$ 右に移動した場合を考えると検出部6は図2Bの位置になり、この時の図5、図6、 $\dots$ の出力 $e01, e02, e03$ は、それぞれ“1”, “1”, “0”となり、図8の“6(110)”の状態を示す。更に $\lambda(2\pi)$ 右に移動した場合を考えると、  
40 検出部6は図2Cの位置になり、この時の図5、図6、 $\dots$ の出力 $e01, e02, e03$ は、それぞれ“1”, “0”, “0”となり、図8の“4(100)”の状態となる。以下、 $\lambda(2\pi)$ ずつ右に移動させて行くと、図8の“0(000), 1(001), 2(010), 5(101), 3(011)”の状態になる。

【0019】即ち、図7に於いて、検出部6を右に1ビットずつずらしながら3ビットを読み取って行くと、図8に示すように

6

【0020】7 6 4 0 1 2 5 3

【0021】とコード化することができる。回転体の位置が0~7のコードで読み取れるので8個所の絶対値が読み取れることになる。上記7, 6, 4, 0, 1, 2, 5, 3の絶対値については予め記憶素子に前記コード値に対応する数値を記憶させておけば順番に0~7まで読むことができる。

【0022】上記の説明では1回転中の8個所を3ビットの検出器で読み取る場合について述べたが、同様に検出部をnビットで構成すれば1回転中の2のn乗個所の絶対値を読み取ることができる。

【0023】図9は本発明のアブソリュートエンコーダの演算処理装置を示し、100はアブソリュートエンコーダの検出部、101はコード変換器、102はラッチ回路、103はサンプル アンド ホールド回路、104はCPU、105はA/D変換器、106はROM、107はバッファである。

【0024】図9に示した演算処理装置においてアブソリュートエンコーダの検出部100の出力の中で磁気トラック3-1及び3-2より得られる直接絶対位置の値を示す信号は、コード変換器101及びラッチ回路102を介して粗のデータとしてCPU104に取り込まれ、一方磁気トラック3-3より得られる2相正弦波出力は波形処理回路103で処理されA/D変換器105を介してCPU104に取り込まれ、ROM106に格納されたデータと照合されて正弦波1周期内の絶対位置に対応する密のデータに変換され、前記直接絶対位置の値と合成されてバッファ107より出力される。

【0025】次に図10により正弦波一波内の絶対位置の求め方について述べる。図10で示すように正弦波一周期を(1)~(8)の8つの領域に分けて、 $\sin \theta, \cos \theta$ の絶対値をとると領域(1)と(2)は45°を中心左右対称である。同様に領域(3)と(4), (5)と(6), (7)と(8)の各領域も対称となる。従って360度の中でどの領域にいるか判断することができれば単に0~45°までの計算をすればよいことになる。この手法を用いればソフトウェアの処理時間を短くすることができる。

【0026】図9の演算処理装置におけるCPU104で演算した正弦波一周期内の絶対位置は数1のように示される。

【0027】

【数1】

$$\theta = \arctan(\sin \theta / \cos \theta)$$

【0028】この数1は、 $\sin \theta, \cos \theta$ が同期して変化する場合には検出誤差を生じないことを示している。

【0029】図11に示すようにCPU104の中を加算部では粗信号部7と密信号部8からの信号値を加算せ

しめる。即ち、前記アブソリュートパターンを有するトラックから求めた粗の絶対位置の値を上位として、前記正弦波一周期から求めた密の絶対位置の値を下位として加算して出力することで、小型で分解能の高いアブソリュートエンコーダを実現できる。

【0030】上記の説明においては、図3の展開図に示すようにアブソリュートパターンを有する磁気トラック3-1と3-2の磁気記録をMR素子 $R_{11}$ 、 $R_{12}$ 、 $R_{13}$ 、 $R_{22}$ で検出するものであるが、図2に示した展開図のように磁気トラック3-1と3-2では磁気記録位置が相補の関係、即ち、磁気トラック3-1側で磁気記録が無くなる位置で磁気トラック3-2に磁気記録されるようになっているため、両者の境界線位置におけるMR素子の出力は不安定であり、特に電源投入直後の絶対位置の粗の値は前記MR素子より直接得た信号により得られるものであるから、MR素子の出力が不安定であるということは、即出力信号が不安定であり誤差を伴うという可能性がある。

【0031】従って、本発明においては上記のように電源投入直後における誤差を発生しないようにするため図12に示すように磁気トラック3-1と3-2の磁気記録を検出するMR素子 $R_{11}$ 、 $R_{12}$ の3端子構成と $R_{11}$ 、 $R_{12}$ の3端子構成と $R_{11}$ 、 $R_{12}$ の3端子構成と $R_{11}$ 、 $R_{12}$ の3端子構成及び $R_{11}$ 、 $R_{12}$ の3端子構成の4組の3端子構成を、夫々 $\lambda/2$ のピッチで配設し、各3端子構成の出力端子 $e_1$ 、 $e_2$ 、 $e_3$ 、及び $e_4$ のうち、出力端子 $e_1$ 、 $e_2$ を図13に示した第3の処理回路のオペアンプ4cの入力端子に接続し、同じく、出力端子 $e_3$ 、 $e_4$ を、オペアンプ4dの入力端子に夫々接続せしめる。

【0032】図14はアブソリュートパターンを有する磁気トラック3-1と3-2及び正弦波出力を得る磁気トラック3-3と、これに対応して図13の処理回路OR回路11aより出力される第1信号と第2信号の夫々波形と、正弦波出力より得られた波形 $\cos \theta$ 及び $\sin \theta$ とを夫々示している。

【0033】上記第1の信号は、上記MR素子 $R_{11}$ 、 $R_{12}$ で構成した第1の3端子構成と、 $R_{11}$ 、 $R_{12}$ で構成された第2の3端子構成との出力 $e_1$ 、 $e_2$ を上記オペアンプ4cで処理することにより発生し、上記第2の信号は上記MR素子 $R_{11}$ 、 $R_{12}$ で構成された第2の3端子構成と $R_{11}$ 、 $R_{12}$ により構成された第3の3端子構成との出力 $e_3$ 、 $e_4$ を上記オペアンプ4dで処理することにより発生する。

【0034】この第1信号は磁気トラック3-1のN極の左端の位置で振幅が零であり、右に移動すると増加して $\pi/2$ の位置で最大と成り、 $\theta_1$ の間一定振幅で $3\pi/2$ の位置で振幅が減少し、S極の位置で振幅が零と成るように変化する。

【0035】一方上記第2の信号は磁気トラック3-1

のN極の左端の位置で最大であり、右に移動して $\pi/2$ の間は最大値は継続し $\pi/2$ より振幅が減少し $\pi$ の位置で零となり、更に右に移動すると振幅が増大し $3\pi/2$ の位置最大となり $2\pi$ まで最大振幅を維持する。

【0036】上記図13においては上記オペアンプ4cの出力端子をAND回路10aの一方の入力端子に、オペアンプ4dの出力端子はAND回路10bの一方の入力端子に夫々接続し、上記AND回路10aとAND回路10bの出力端子をOR回路11aの2つの入力端子に夫々接続し、上記AND回路10aの他方の入力端子には、得られた正弦波出力のうち、 $\sin \theta$ が角度 $\pi/2$ から $3\pi/2$ の間、 $(\theta_1)$ の値の範囲の時にON信号を加え、また、AND回路10bの他方の入力端子には、正弦波出力のうち $\cos \theta$ が角度零から $\pi/2$ の間 $(\theta_2)$ の値の範囲の時にON信号を加え、 $\theta_1$ の範囲の時はオペアンプ4cの出力を選択し、 $\theta_2$ の範囲の時はオペアンプ4dの出力を夫々選択してOR回路11aより絶対位置の信号を得るようにする。

【0037】上記のように磁気トラック3-1の角度零の位置から $\pi/2$ の $(\theta_2)$ の間は第2の信号を選択し、 $\pi/2$ から $3\pi/2$ の $(\theta_1)$ の間は第1信号を選択し、 $3\pi/2$ より $2\pi$ の間 $(\theta_1)$ は第2信号を選択することになり、磁気トラックのどの位置でも絶対位置の信号を検出することができる。

【0038】図13に示した、OR回路11aの出力信号は、図9に示した演算処理装置のCPU104に入力され、正弦波信号と合成される。

【0039】また、図12に示すようにMR素子による $(n+1)$ 組の3端子構成を備え、 $n$ 組の3端子構成と“Hブリッジ”を構成し、其の出力を図13のオペアンプに接続し、AND回路とOR回路を介して第1信号と第2信号を選択し、 $n$ ビットの絶対位置信号を得ることができる。

【0040】本発明においては図15、図16に示すように $n$ が偶数ビットの時磁気ドラム1に循環乱数系列符号による $1 \sim n/2$ ビットのアブソリュートパターンを軸方向に配列した2本のトラック3-4、3-5に記録し、同じく2本のトラック3-6、3-7に $(n/2)+1 \sim n$ ビットのアブソリュートパターンをトラック3-4、3-5のビットと連続するような位置に記録する。又、 $n$ が奇数ビットの場合にはトラック3-4、3-5に $1 \sim (n-1)/2$ ビットを記録し、トラック3-6、3-7に $(n+1)/2 \sim n$ ビットを記録する。このようにする事により、MR素子の形状を大きくする事なく高分解能化出来、又素子感度も低下する事が無く上記課題を達成できる。

【0041】図16は磁気ドラム1の展開図を示しており、上側の $1 \sim n/2$ ビットのアブソリュートトラックは2つの磁気トラック3-4、3-5で構成されている。2つの磁気トラック3-4、3-5の着磁は互いに

反対の関係にあり、第1のトラック3-4で着磁された部分の反対側トラック(第2トラック)3-5の部分は着磁されておらず、反対に第1トラック3-4で着磁されていない部分の反対側トラック(第2トラック)3-5の部分に着磁されている。又、 $(n/2)+1 \sim n$ ビットのアブソリュートトラックは第3、4の2つの磁気トラック3-6、3-7で構成されており、 $(n/2)+1$ ビットに対応するアブソリュートパターンが第1、2トラック3-4、3-5の1ビット目と同じ位置になるように第3、4トラック3-6、3-7に記録されている。

【0042】次に、図17の拡大図で上記実施例における磁気ドラムとMR素子との関係について示す。MR素子は3端子結合されアブソリュートトラック第1、2及び第3、4に夫々対向するように配置されている。又、3端子結合された、MR素子 $R_{01}$ 、 $R_{02}$ 及び $R_{03}$ 、 $R_{04}$ は最小記録ピッチを $\lambda$ としたとき $\lambda/2$ ピッチ離して配置されている。更に、アブソリュートトラック第3、4上のMR素子 $R_{11}$ 、 $R_{12}$ は $R_{13}$ 、 $R_{14}$ と連続する配置になっており第3、4トラックのアブソリュートパターンと第1、2トラックのアブソリュートパターンは4ビットずれた同一パターンで配置されている。この様な関係配置で磁気ドラムを回転させ各3端子結合の出力を差動アンプの処理回路に入力し、アブソリュート出力を得るようにしている。図17の展開図では1組の“Hブリッジ”で1ビットの情報を表しているが“Hブリッジ”を $\lambda$ の間隔で $n$ 個配置すれば $n$ ビットのアブソリュート値が得られる。

【0043】図18はMR素子と磁気ドラムのギャップの差異を示しているが、ビット数を分割しているため1トラックでのセンサパターンの広がりがなく、このためMR素子の中央と端でギャップの差がほとんど無く $d \approx \alpha$ となり漏洩磁界を十分感知できるので安定した出力特性が得られる。

【0044】次に、絶対位置検出方法について図19、図20で説明する。図19には第1トラック3-4と第3トラック3-6のアブソリュートパターン配置の関係と各トラックに対応するビット情報である“1”、“0”を示している。第1トラック3-4で4ビットの情報を得て、第3トラック3-6で4ビットの情報を得るようにし、このビット情報を3ビットずつ検出すると8個所の位置が0~7で検出できる。

【0045】図20に示すように、 $1 \sim n/2$ ビット部で検出部を右に1ビットずつずらしながら3ビットを読み取り、次に $(n/2)+1 \sim n$ ビット部を同様に3ビットを読み取っていくと、

【0046】

4 0 1 2 5 3 7 6

【0047】となる。このように回転体が0~7の数で読み取れるので8個所の絶対位置が区別できることにな

る。これら0~7の値に対応する絶対位置については、予めROM等に入れておけば順番に0~7までの値を読むことができる。

【0048】本実施例では1回転8個所を3ビットの検出器で読み取る場合について述べたが、1回転の記録個所を2<sup>n</sup>とし検出器を $n$ ビットとすれば1回転で2<sup>n</sup>の $n$ 乗個所の絶対値が得られる。

【0049】上記の本発明の説明は回転形の磁気エンコーダについて為されているが本発明の要旨を光学式エンコーダに適応することは可能であり、又リニアエンコーダにも適用する事が出来る。

【0050】

【発明の効果】本発明に成るアブソリュートエンコーダは上記のような構成であるから、小型で高分解能のエンコーダを安価に提供できる利益がある。

【0051】また、正弦波一波内の絶対位置の値は理論的にはいくらでも細かくすることが可能であり、歪の少ない正弦波をえることで高分解能化が容易にできる。

【0052】更に、電源投入直後より正確な絶対位置の値を検出できる利益がある。

【図面の簡単な説明】

【図1】本発明のアブソリュートエンコーダの一実施例を示す斜視図である。

【図2】本発明のアブソリュートエンコーダの一実施例における磁気ドラムの外周面の展開図である。

【図2A】本発明のアブソリュートエンコーダにおける検出部の配置説明図である。

【図2B】本発明のアブソリュートエンコーダにおける検出部の配置説明図である。

【図2C】本発明のアブソリュートエンコーダにおける検出部の配置説明図である。

【図3】本発明のアブソリュートエンコーダにおける磁気トラックとMR素子との関係を示す展開図である。

【図4】本発明のアブソリュートエンコーダにおける磁気センサ及び処理回路からの信号波形である。

【図5】本発明のアブソリュートエンコーダにおける第1の処理回路である。

【図6】本発明のアブソリュートエンコーダにおける第2の処理回路である。

【図7】本発明のアブソリュートエンコーダにおける被検出パターンと検出部との関係を示す原理図である。

【図8】本発明のアブソリュートエンコーダにおける検出パターンを示す説明図である。

【図9】本発明のアブソリュートエンコーダの演算処理装置のブロック回路図である。

【図10】本発明のアブソリュートエンコーダにおける正弦波を8つの領域に分けた説明図である。

【図11】本発明のアブソリュートエンコーダにおける粗信号と密信号とを加算する説明図である。

【図12】本発明のアブソリュートエンコーダにおける

11

磁気トラックとMR素子との関係を示す展開図である。

【図13】本発明のアブソリュートエンコーダにおける第3の処理回路の回路図である。

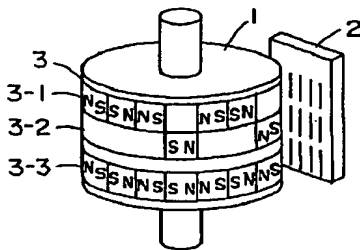
【図14】本発明のアブソリュートエンコーダにおける磁気トラックと第1の信号と第2の信号及び正弦波信号との相関を示す展開図である。

【図15】本発明のアブソリュートエンコーダを示す斜視図である。

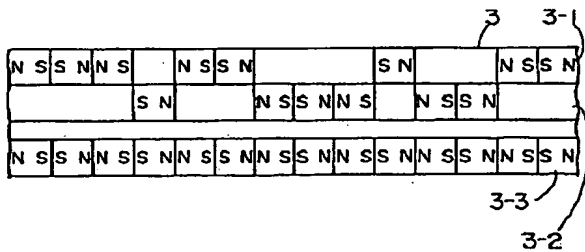
【図16】本発明のアブソリュートエンコーダにおける磁気ドラムの外周面の展開図である。

【図17】本発明のアブソリュートエンコーダにおける磁気トラックとMR素子との関係を示す展開図である。\*

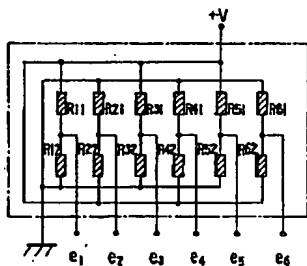
【図1】



【図2】



【図2A】



12

\*【図18】本発明のアブソリュートエンコーダにおける磁気ドラムと磁気センサのギャップの関係説明図である。

【図19】本発明のアブソリュートエンコーダにおける被検出パターンとビットとの関係を示す原理図である。

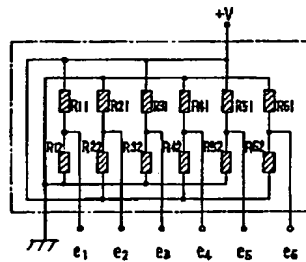
【図20】本発明のアブソリュートエンコーダにおける検出パターンを示す説明図である。

【図21】従来のアブソリュートエンコーダにおける磁気トラックと磁気センサの展開図である。

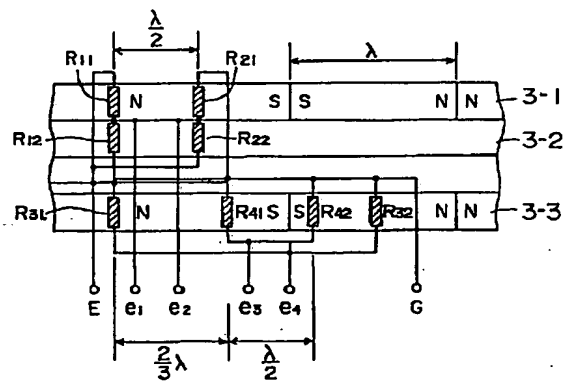
10 【図22】従来の磁気ドラムと漏洩磁界の関係である。

【図23】従来の磁気ドラムと磁気センサとのギャップの関係説明図である。

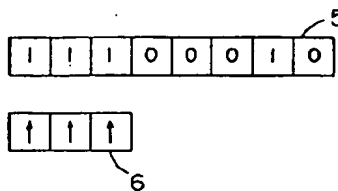
【図2C】



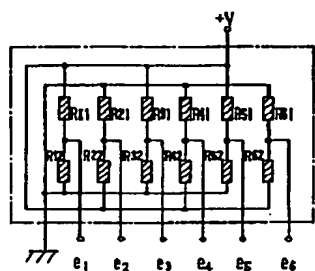
【図3】



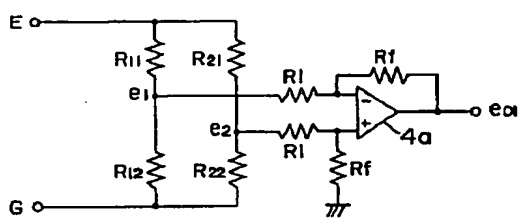
【図7】



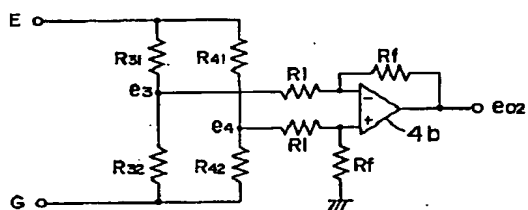
【図2B】



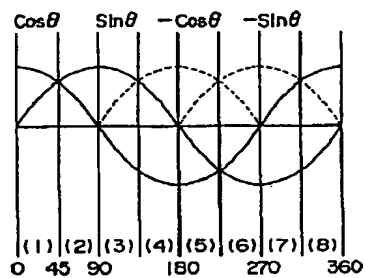
【図5】



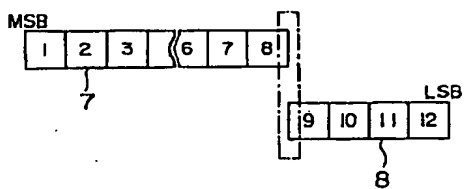
【図6】



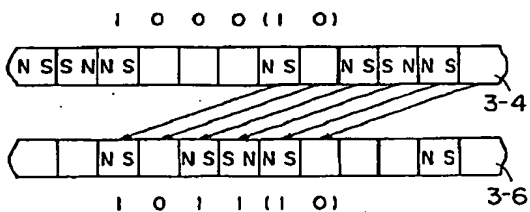
【図10】



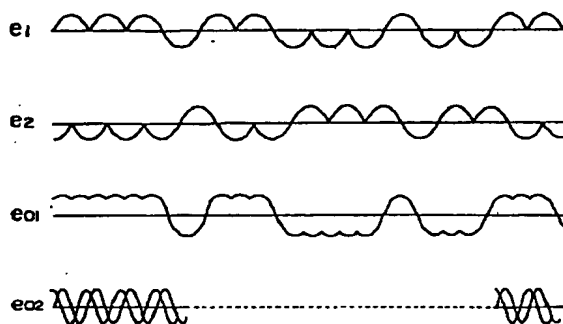
【図11】



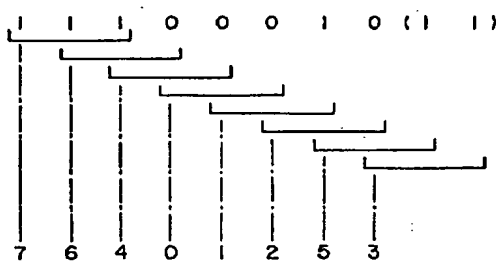
【図19】



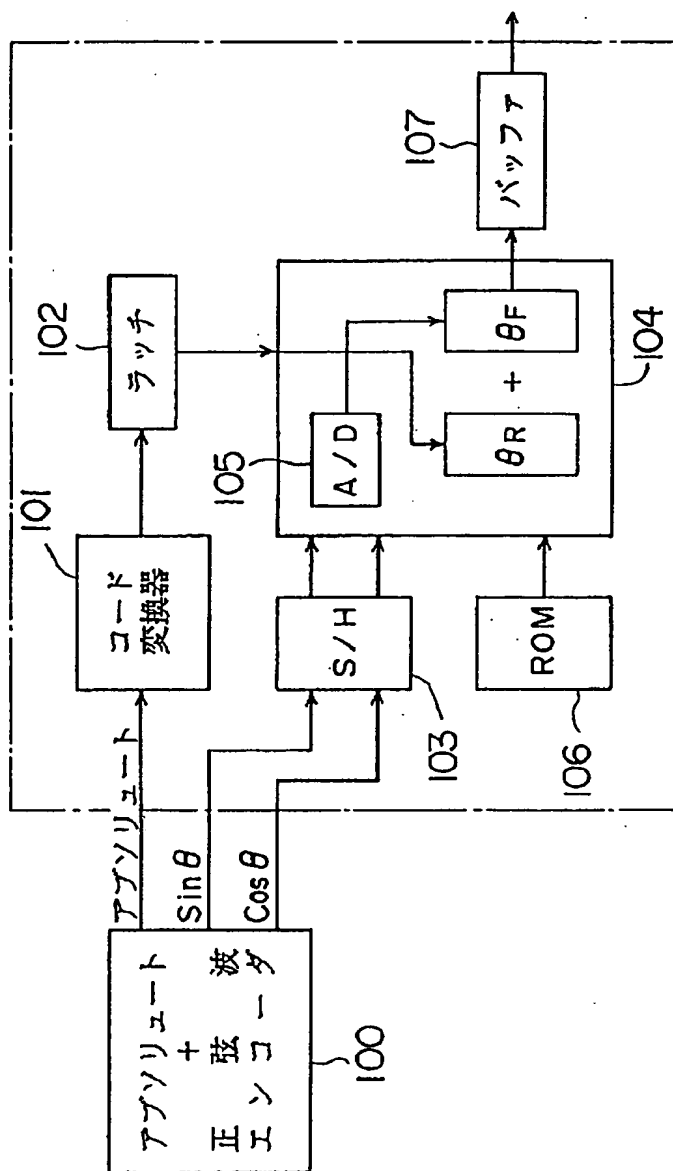
【図4】



【図8】

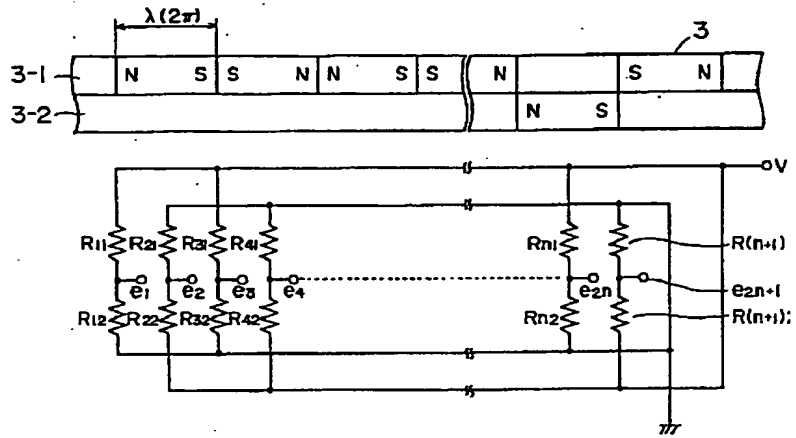


【図9】

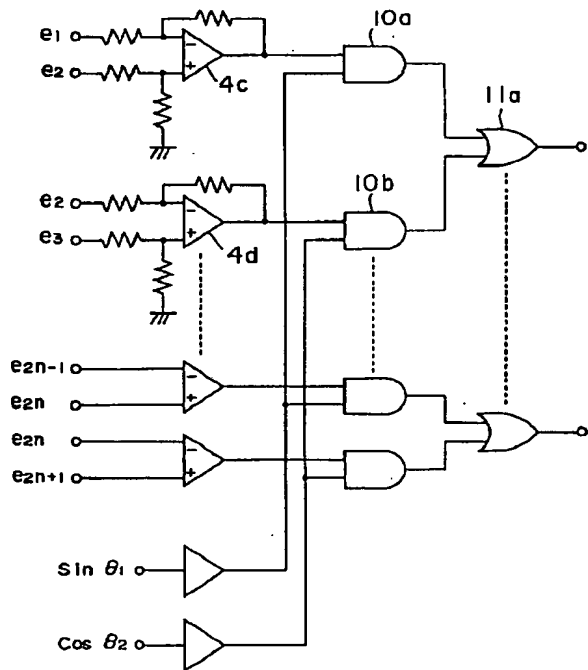




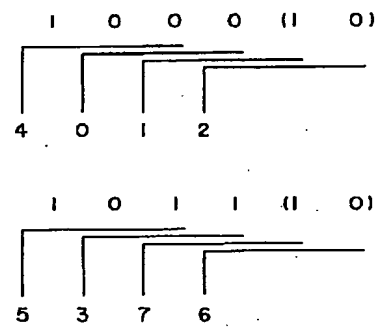
【図12】



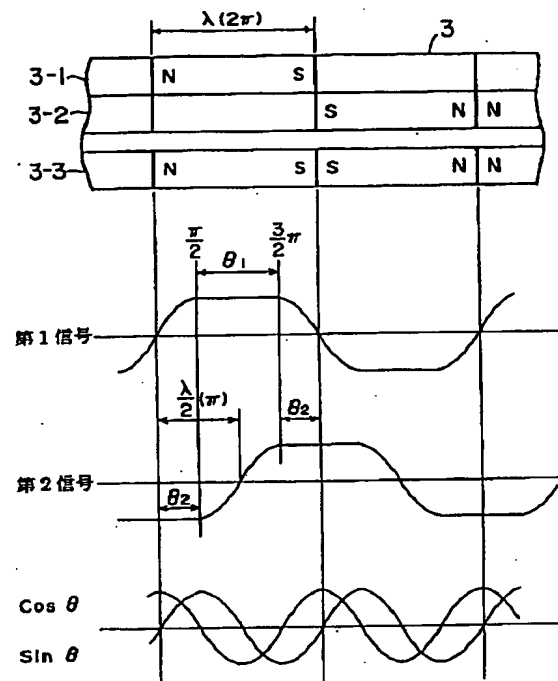
【図13】



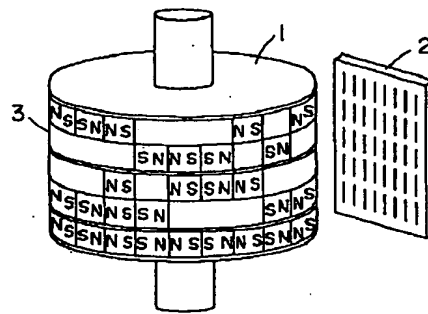
【図20】



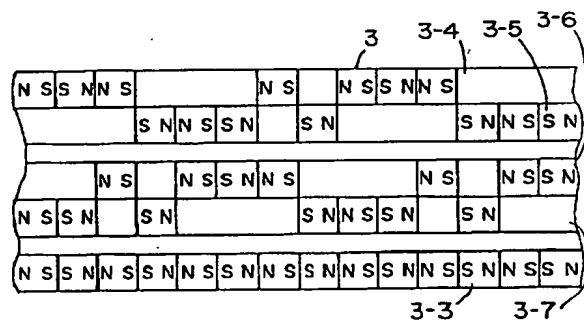
【図14】



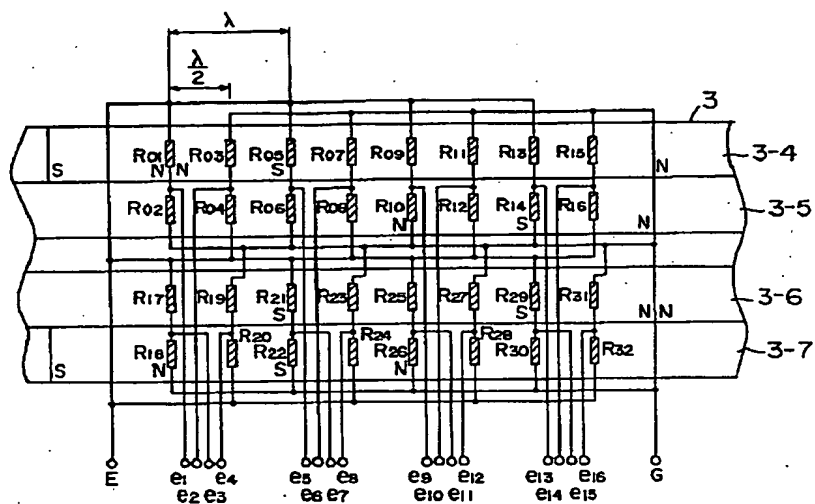
【図15】



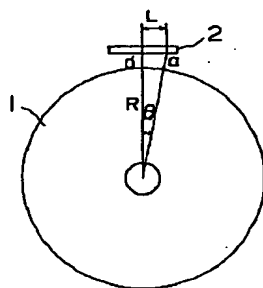
【図16】



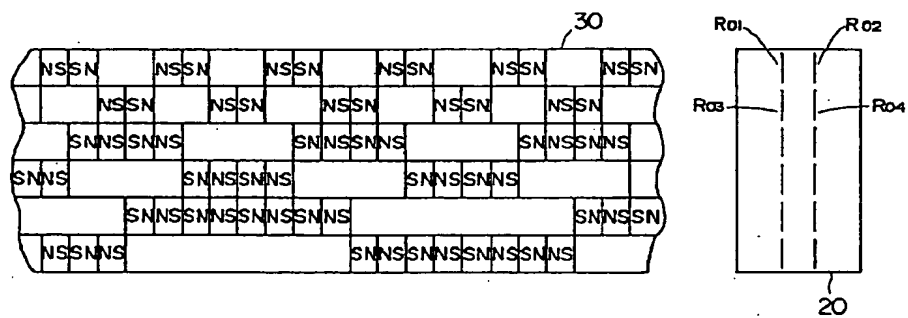
【図17】



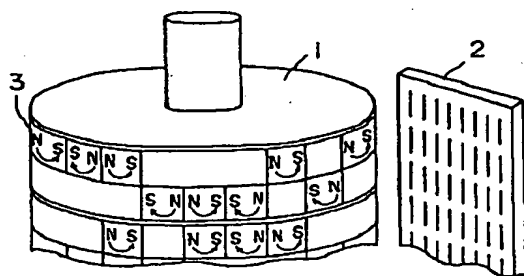
【図18】



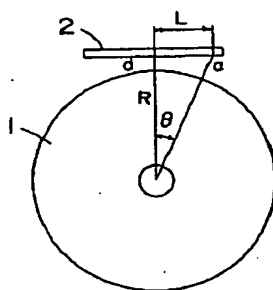
【図21】



【図22】



【図23】




---

フロントページの続き

(56)参考文献 特開 昭63-95315 (J P, A)  
特開 平1-318920 (J P, A)

(58)調査した分野(Int.Cl.<sup>7</sup>, DB名)

G01D 5/00 - 5/62

G01B 7/00 - 7/34